

# 65 nm 近阈值 SRAM 稳定性分析

于雨情<sup>1</sup>, 王天琦<sup>2</sup>, 齐春华<sup>1</sup>, 肖立伊<sup>1</sup>, 喻沛孚<sup>3</sup>

(1 哈尔滨工业大学 微电子中心, 黑龙江 哈尔滨 150001; 2 哈尔滨工业大学 空间基础科学研究中心, 黑龙江 哈尔滨 150001; 3 哈尔滨工业大学 软件学院, 黑龙江 哈尔滨 150001)

**摘 要:** 本文通过将供电电压降低到近阈值区域实现低功耗的目的. 现有标准 6T-SRAM 在近阈值电压下的性能非常差, 且受工艺波动的影响很大. 因此, 本文提出了一种新型的 8T-SRAM, 与近阈值电压下的 6 管单元相比, 其静态功耗基本相同, 读噪声容限也增加了一倍. 因此使该新型 8 管单元在实现低功耗的基础上保证了读写的稳定性. 另外针对工艺波动对读噪声容限的影响进行分析, 与 6T-SRAM 相比, 新型 8T-SRAM 受工艺波动的影响更小.

**关键词:** 低功耗; 近阈值电压; 读噪声容限; 工艺波动

中图分类号: TN386      文献标识码: A      文章编号: 1000-7180(2017)01-0026-04

## The Analysis of the Stability of 65 nm SRAM at Near Threshold Region

YU Yu-qing<sup>1</sup>, WANG Tian-qi<sup>2</sup>, QI Chun-hua<sup>1</sup>, XIAO Li-yi<sup>1</sup>, YU Pei-fu<sup>3</sup>

(1 Microelectronics Center, Harbin Institute of Technology, Harbin 150001, China;  
2 Research Center of Basic Space Science, Harbin Institute of Technology, Harbin 150001, China;  
3 School of Software Engineering, Harbin Institute of Technology, Harbin 150001, China)

**Abstract:** Reducing the supply voltage to the near threshold region is one method to reduce the power consumption. However, operating in this region the performance of 6T-SRAM is very poor, and more sensitive to the process variation. In this paper, we introduce a novel 8T-SRAM, when compared to the standard 6T-SRAM, they have the equal static power consumption, and its read noise margin has doubled. So this 8T-SRAM not only has low power consumption, but also has high stability. Further, the impact of process variation on the read noise margin has been analysed, when compared to 6T-SRAM, 8T-SRAM is not sensitive to process variation.

**Key words:** low power consumption; near threshold voltage; read noise margin; process variation

### 1 引言

随着存储器容量的增加, 低功耗 SRAM 的设计变得越来越重要. 文献[1]都是通过将电源电压降低到亚阈值区域达到降低功耗的目的, 但这种方法对读写时间有很大的影响, 当电压降低到近阈值时, 能耗比正常电压下降低了 10 倍, 延时也增加 10 倍左右; 但当电压由近阈值降到亚阈值时, 能耗仅降低 2 倍, 达到最低能耗, 而延时却有 50-100 倍的增加. 这

样看来当电路工作在近阈值区域时可以达到能耗与延时的均衡, 能够在减小能耗的同时, 保持一定的速度.

在进入到小尺寸尤其是 65 纳米后, SRAM 的稳定性受工艺波动的影响愈发严重. 而工作在近阈值电压下的存储单元各项性能都有所下降, 因此研究 SRAM 在近阈值电压下性能受工艺波动的影响十分必要.

本文在 SMIC 65 nm 工艺、0.5 V 的近阈值电

压下,设计了一种能工作在近阈值电压下并具有良好的稳定性的存储单元,针对其受工艺波动的影响情况与标准 6 管单元进行了比较.

2 新型 8 管单元设计

如图 1 中的 7 管 SRAM<sup>[2]</sup>,采用了读写分开的结构,在读过程中,不影响内部存储内容,大大提高了单元的读稳定性;另外由于该结构中仅使用一根位线 BL,降低了对位线充放电的功耗.

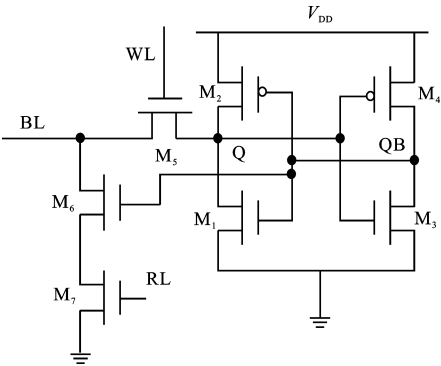


图 1 7 管 SRAM 单元

该 7 管 SRAM 在正常电压下具有良好的性能,但当电压降低到近阈值后,如图 2 所示,写 1 能力非常差.这是由于 NMOS 管在传输高电平时,会有一个阈值电压的损失( $V_{DD}-V_{th}$ ),在近阈值电压下,电源电压接近阈值电压,则其经过 NMOS 管传输后的电压低于阈值电压,不能改变其存储状态.

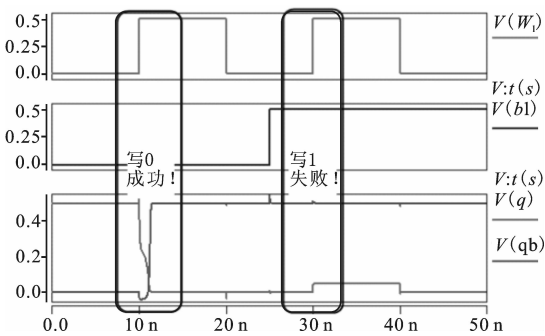


图 2 7T-SRAM 在近阈值电压下的写过程

本文对 7T-SRAM 进行改进,在写过程中使用传输门作为存取管,如图 3 所示.这种 8 管 SRAM 不仅提高了写稳定性,还保留了 7T-SRAM 高读稳定性和低功耗的优点.

由图 4 可以看出,在近阈值电压下的 8 管单元能正确的进行读和写.

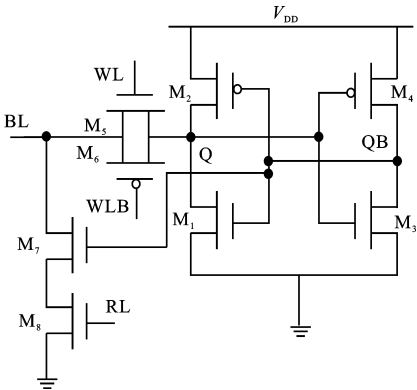


图 3 新型 8 管 SRAM 单元

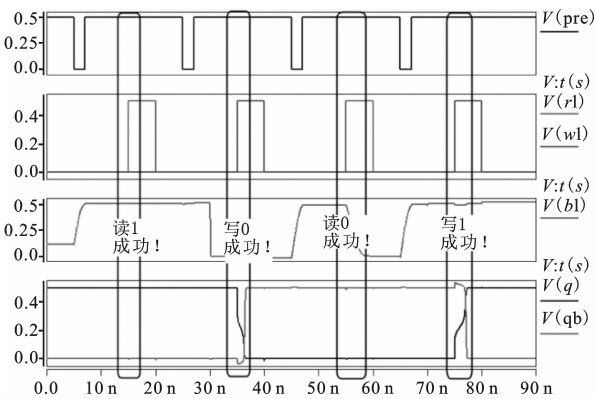


图 4 新型 8T-SRAM 在近阈值电压下的读写过程

3 近阈值电压下存储单元的性能

在该部分中,我们对比并分析了 6T-SRAM 与新型 8T-SRAM 在近阈值电压下的功耗、读写时间和读写噪声容限.

3.1 功耗

由于存储器中大多数单元处于保持状态,因此静态功耗占整体功耗的主要部分,在表 1 中给出了两种存储单元静态功耗的大小.比较得到新型 8T-SRAM 的静态功耗比 6 管单元仅增加了 5 pW.

表 1 SRAM 单元在近阈值下的功耗

|       | 6T-SRAM  | 8T-SRAM  |
|-------|----------|----------|
| 功耗/pW | 14.770 5 | 19.672 1 |

存储单元在读写过程中的功耗就是 SRAM 的动态功耗,在一段时间内的动态功耗由式(1)给出.在近阈值电压下,50 ns 的时间足以完成 6T 和 8T-SRAM 的读写过程,因此取  $t=50\text{ ns}$  得到表 2 中的动态功耗.

$$P = \frac{E}{t} = \frac{1}{t} \int_0^t i_{DD}(t) V_{DD} dt$$

$$= \frac{V_{DD}}{t} \int_0^t i_{DD}(t) dt \tag{1}$$

表 2 SRAM 单元在近阈值下的动态功耗

|         | 读 1/pW       | 读 0/pW       | 写 1/pW       | 写 0/pW       |
|---------|--------------|--------------|--------------|--------------|
| 6T-SRAM | 121.5        | 121.5        | 314          | 314          |
| 8T-SRAM | 12.05        | 93.48        | 488.3        | 403.9        |
| 比较      | 减小<br>90.08% | 减小<br>23.06% | 增加<br>55.51% | 增加<br>28.58% |

比较得到,由于新型 8T-SRAM 采用单位线的结构,在读 1 时没有对位线的充放电过程,因此读 1 功耗比 6T-SRAM 减小了 90.08%,读 0 功耗也有 23.06% 的降低;但由于单位线的驱动能力较差,8 管单元的写 1 和写 0 功耗比 6 管单元分别增加了 55.51% 和 28.58%.

3.2 读写延时

对于存储单元来说,读写速度也是影响其存储性能的重要指标,直接决定了存储器的工作频率. SRAM 的读写时间由图 5 定义<sup>[3]</sup>.

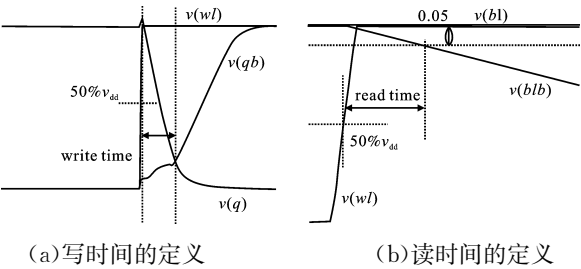


图 5 读写时间的定义

对两种结构存储单元在近阈值电压下的读写时间仿真得到表 3 中的结果,由于新型 8T-SRAM 仅使用一根位线,在读 1 时位线 BL 没有充放电过程,因此读 1 延时为 0,读 0 延时也比普通 6 管单元提高了一个数量级;但写 1 时间却增加为 6 管 SRAM 的两倍,直接影响到了单元的工作频率,因此工作在近阈值电压下的存储单元只适用于对工作频率要求不高的电路中.

表 3 SRAM 单元在近阈值下的读写时间

|         | 写 1/ps | 写 0/ps | 读 1/ps | 读 0/ps |
|---------|--------|--------|--------|--------|
| 6T-SRAM | 194.4  | 194.4  | 175.8  | 175.8  |
| 8T-SRAM | 449.1  | 293.4  | 0      | 57.01  |

3.3 噪声容限

存储单元的稳定性主要通过其噪声容限 (SNM) 来测量,噪声容限越高,稳定性也就越好. 存储单元的噪声容限是指,能保证 SRAM 中交叉耦合反相器的输出不发生反转的最大噪声电压<sup>[4]</sup>. 我们通过绘制蝶形曲线得到两种单元在近阈值电压下

的 SNM<sup>[5]</sup>. 由于新型 8 管 SRAM 单元在读过程中,内部节点直接连接 M<sub>7</sub> 管的栅极,使外部信号的变化不能对内部的节点电压产生影响,因此其保持和读噪声容限理论上讲是相同的,经过测量也进行了验证. 两种 SRAM 单元在保持、读、写过程中的噪声容限. 用符号 HSNM,RSNM 和 WWSNM 表示. 表 4 对两种存储单元的噪声容限进行了比较.

表 4 SRAM 噪声容限

| SNM     | HSNM<br>/V | RSNM<br>/V | WSNM<br>for '0'/V | WSNM<br>for '1'/V |
|---------|------------|------------|-------------------|-------------------|
| 6T-SRAM | 0.196 2    | 0.082 4    | 0.236 5           | 0.236 5           |
| 8T-SRAM | 0.199 5    | 0.199 5    | 0.210 6           | 0.238 9           |

由于新型 8T-SRAM 采用了读写分离的方式,在读过程中并不影响存储节点的存储状态,其 RSNM 提高为 6 管单元的两倍,大大增加了读稳定性. 在写过程中,使用传输门进行单端读,对写稳定性的影响不大.

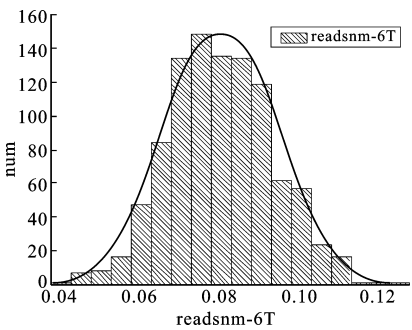
通过以上分析得出,新型 8 管 SRAM,不仅降低了单元在读过程中的功耗,还能保证单元在近阈值电压下的读稳定性,并对其静态功耗、以及写稳定性影响不大. 但这种单端读的结构,增加了单元的读延时,使这种结构在近阈值电压下工作时,只适用于对速度要求不高的电路. 综合比较得到,该 8 管 SRAM 比标准 6 管单元更适合在近阈值电压下工作.

4 工艺波动的影响

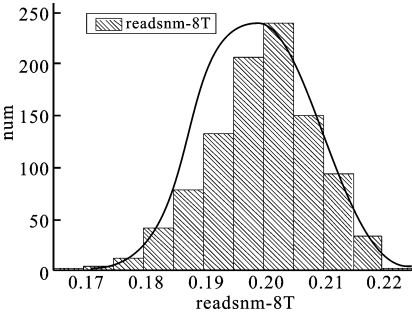
在电路进入到 65 nm 尺寸之后,电路性能受工艺波动的影响很大,对于工作在近阈值电压下的电路更应该考虑工艺波动的影响. 由于新型 8T-SRAM 主要是为了提高近阈值电压下的读准确性. 因此,本文讨论并比较了工艺波动对 6T 和 8T-SRAM 读稳定性的影响.

工艺波动的参数有很多,比如最小沟道长度、阈值电压、栅氧化层厚度等等,其中阈值电压的波动对电路的性能影响最大<sup>[6]</sup>. 本文对工艺波动的分析分为所有参数的波动和阈值电压的波动,所有工艺参数的波动由工艺库直接给出;阈值电压的波动符合 ±3σ 的高斯分布,波动范围为 15%.

分别对 6 管和新型 8 管单元在近阈值电压下的读噪声容限,进行 1 000 次蒙特卡洛统计分析. 分别考虑了所有参数的波动和 V<sub>th</sub> 的波动,图 6 和图 7 给出了 RSNM 在工艺波动影响下的分布结果.

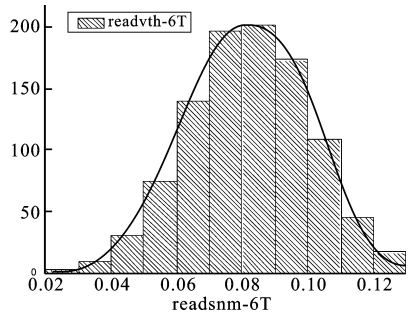


(a)对 6T-SRAM 的 RSNM 影响

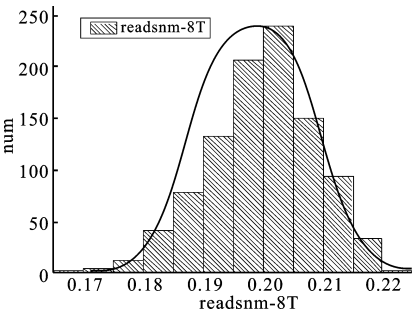


(b)对 8T-SRAM 的 RSNM 影响

图 6 所有参数的波动对 RSNM 的影响



(a)对 6T-SRAM 的 RSNM 影响



(b)对 8T-SRAM 的 RSNM 影响

图 7  $V_{th}$  的波动对 RSNM 的影响

由上图可以看出读噪声容限在工艺波动的影响下,基本符合高斯分布.具体的高斯参数在表 5 和表 6 中给出.

表 5 所有参数的波动对 6T 和 8T-SRAM 的 RSNM 的影响

|                       | 6T-SRAM  | 8T-SRAM  | 比较         |
|-----------------------|----------|----------|------------|
| 平均值/( $\nu/V$ )       | 0.082 4  | 0.199 5  | 增大 142.11% |
| 标准差/( $\sigma/V$ )    | 0.012 94 | 0.008 84 | 减小 31.68%  |
| 离散系数/( $\sigma/\nu$ ) | 15.64%   | 4.21%    | 减小 73.08%  |

表 6  $V_{th}$  的波动对 6T 和 8T-SRAM 的 RSNM 的影响

|                       | 6T-SRAM  | 8T-SRAM  | 比较         |
|-----------------------|----------|----------|------------|
| 平均值/( $\nu/V$ )       | 0.082 4  | 0.199 5  | 增大 142.11% |
| 标准差/( $\sigma/V$ )    | 0.018 40 | 0.015 99 | 减小 13.10%  |
| 离散系数/( $\sigma/\nu$ ) | 22.46%   | 8.02%    | 减小 64.29%  |

根据表 5 得到,在考虑所有参数的波动时,8T 的读噪声容限的标准差比 6 管单元减小了 31.68%,表示其波动范围变小.在高斯分布中,最能体现其分布情况的是离散系数  $\sigma/\nu$ ,8 管单元 RSNM 的离散系数比 6 管单元减小了 73.08%,说明 8 管单元的读噪声容限抗工艺波动的能力比 6 管单元强很多.

同样由表 6 中的数据看出,在阈值电压波动 15%时,8T-SRAM 的读噪声容限分布的标准差比 6T-SRAM 减小了 13.10%,离散系数减少了 64.29%.说明在单工艺参数的影响下,新型 8 管 SRAM 表现出很好的稳定性.

5 结束语

本文提出了一种可以工作在近阈值电压下的 8 管存储单元结构,相对于传统的 6 管单元,其在近阈值电压下的读稳定更好,读过程的动态功耗也更低,满足了对低功耗、高稳定性的要求,但功耗的降低却引起了写延时的增加,限制了该 8T-SRAM 只能工作在对工作频率要求不高的电路中.

为了研究工艺波动对电路的影响,本文在近阈值电压下,主要分析了工艺波动对两种结构存储单元读噪声容限的影响情况.分别考虑了所有参数的波动和单参数—阈值电压的波动,结果显示,新型 8 管 SRAM 的读噪声容限在工艺波动影响下离散系数比 6 管小很多,说明 8T-SRAM 在近阈值电压下比 6T-SRAM 有更好的稳定性.综合考虑,该 8T-SRAM 更适合工作在近阈值电压下.

参考文献:

[1] Reddy G K, Jainwal K, Singh J, et al. Process variation tolerant 9T SRAM bitcell design[C]// Quality Electronic Design (ISQED), 2012 13th International Symposium on. USA, Santa Clara, IEEE, 2012: 493-497.

[2] Madiwalar B, Kariyappa B S. Single bit-line 7T SRAM cell for low power and high SNM[C]// Automation, Computing, Communication, Control and Compressed Sensing (iMac4s), 2013 International Multi-Conference on. India,

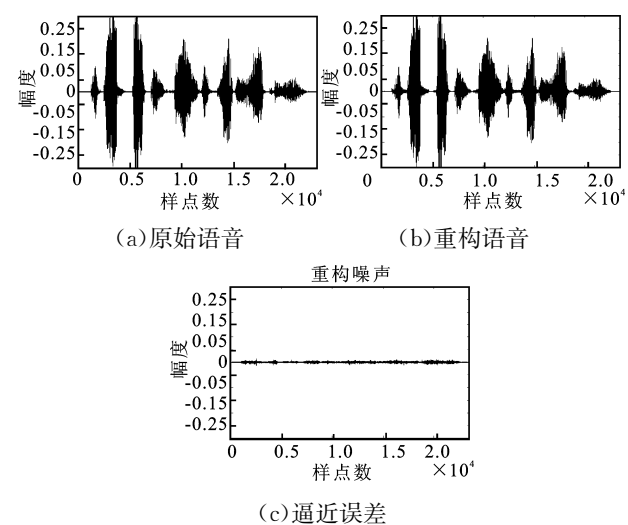


图 6 利用 BDS 模型初始化字典后的  
重构语音波形及逼近误差

5 结束语

字典大小的变化严重影响重构语言质量,导致语音过表示或欠表示现象.本文以语音质量为评价标准,统计得出稀疏比与字典大小呈负相关关系,并得出二者之间的数学关系.据此关系建立了 BDS 模型,为字典规模的选择提供了理论依据.实验结果表明,在利用 K-SVD 训练语音字典的过程中,此模型可以有效预测字典规模,保证了稀疏表示语音的重构质量.由于避免了不必要的训练过程,此模型还提高了字典训练效率.综上所述,采用 BDS 模型的字典训练算法实现了自适应的为语音选择最佳字典规模,并确保重构语音性能达到最优.

参考文献:

[1] Mallat S. A wavelet tour of signal processing[M]. USA, Salt Lake City, Academic press, 1999.

(上接第 29 页)

Kerala, IEEE, 2013: 223-228.

[3] Hsieh C Y, Fan M L, Hu V P H, et al. Independently-controlled-gate FinFET Schmitt trigger sub-threshold SRAMs[J]. Very Large Scale Integration (VLSI) Systems, IEEE Transactions on, 2012, 20 (7): 1201-1210.

[4] Seevinck E, List F J, Lohstroh J. Static-noise margin analysis of MOS SRAM cells[J]. Solid-State Circuits, IEEE Journal of, 1987, 22(5): 748-754.

[5] Lim W, Chin H C, Lim C S, et al. Performance evaluation of 14 nm FinFET-based 6T SRAM cell functionality for DC and transient circuit analysis[J]. Jour-

[2] Candès E J, Donoho D L. Curvelets—a surprisingly effective nonadaptive representation for objects with edges[J]. Vanderbilt University Press, 2000, 283(3): 1051-1057.

[3] LePennec E, Mallat S. Sparse geometric image representations with bandelets[J]. IEEE Trans. Image Process, 2005, 14 (4): 423-438.

[4] Aharon M, Elad M, Bruckstein A M. The k-svd: an algorithm for designing of overcomplete dictionaries for sparse representation [J]. IEEE Trans. Signal Process, 2006, 54 (11): 4311-4322.

[5] 黄晓生, 黄萍, 曹义亲, 等. 一种改进的基于 K-SVD 字典学习的运动目标检测算法[J]. 微电子学与计算机, 2014, 31(3): 5-9.

[6] Xu Yangfei, Bao Guangzhao, Xu Xu, et al. Single-channel speech separation using sequential discriminative dictionary learning[J]. Signal Processing, 2015, 106(C): 134-140.

[7] Zhou Yan, Zhao Hening, Shang Li, et al. Immune K-SVD algorithm for dictionary learning in speech denoising[J]. Neurocomputing, 2014, 137(5): 223-233.

[8] Yan Zhou, Heming Zhao, Xinyu Pan, et al. Lie detection from speech analysis based on K-SVD deep belief network model[J]. Springer International Publishing Switzerland, 2015, 9225(1): 189-196.

作者简介:

张宏乐 女, (1989-), 硕士研究生. 研究方向为语音压缩感知. E-mail: 358941469@qq. com.

李凤莲 女, (1972-), 博士, 副教授, 硕士生导师. 研究方向为语音信号处理、大数据及数据挖掘等.

张雪英 女, (1964-), 博士, 教授, 博士生导师. 研究方向为语音信号处理.

nal of Nanomaterials, 2014; ID:802736.

[6] Kou L, Robinson W H. Impact of process variations on reliability and performance of 32-nm 6T SRAM at near threshold voltage [C] // VLSI (ISVLSI), 2014 IEEE Computer Society Annual Symposium on. France, Montpellier, IEEE, 2014: 214-219.

作者简介:

于雨情 女, (1991-), 硕士研究生. 研究方向为集成电路抗辐射设计. E-mail: yuqingyu1211@163. com.

肖立伊 女, (1961-), 博士, 教授, 博士生导师. 研究方向为集成电路可靠性设计.